

**ĐẠI HỌC THÁI NGUYÊN  
TRƯỜNG ĐẠI HỌC KỸ THUẬT CÔNG NGHIỆP**

---

**TRẦN VĂN DŨNG**

**MỘT PHƯƠNG PHÁP THIẾT KẾ BỘ LỌC SỐ  
BẬC THẤP**

**LUẬN VĂN THẠC SĨ KỸ THUẬT**

**CHUYÊN NGÀNH: KỸ THUẬT ĐIỆN TỬ**

**MÃ NGÀNH: 60520203**

**KHOA CHUYÊN MÔN**

**NGƯỜI HƯỚNG DẪN KHOA HỌC**

**TS. Đào Huy Du**

**PHÒNG ĐÀO TẠO**

**Thái Nguyên – 2017**

**ĐẠI HỌC THÁI NGUYÊN**  
**TRƯỜNG ĐẠI HỌC KỸ THUẬT CÔNG NGHIỆP**

---

**TRẦN VĂN DŨNG**

**MỘT PHƯƠNG PHÁP THIẾT KẾ BỘ LỌC SỐ**  
**BẠC THẤP**

**LUẬN VĂN THẠC SĨ KỸ THUẬT**

**CHUYÊN NGÀNH**  
**KỸ THUẬT ĐIỆN TỬ**

**NGƯỜI HƯỚNG DẪN KHOA HỌC: TS. ĐÀO HUY DU**

**Thái Nguyên – 2017**

**II**

## LỜI CAM ĐOAN

Tên tôi là: **Trần Văn Dũng**

Sinh ngày: 23 tháng 01 năm 1990

Học viên Cao học Khoá 16 - Lớp Kỹ thuật điện tử - Trường Đại học Kỹ thuật Công nghiệp - Đại học Thái Nguyên.

Xin cam đoan luận văn “**Một phương pháp thiết kế bộ lọc số bậc thấp**” do thầy giáo **TS. Đào Huy Du** hướng dẫn là công trình nghiên cứu của riêng tôi. Tất cả các tài liệu tham khảo đều có nguồn gốc, xuất xứ rõ ràng.

Tôi xin cam đoan tất cả những nội dung trong luận văn đúng như nội dung trong đề cương và yêu cầu của thầy giáo hướng dẫn. Nếu có vấn đề gì trong nội dung của luận văn, tôi xin hoàn toàn chịu trách nhiệm với lời cam đoan của mình.

*Thái Nguyên, ngày tháng năm 2017*

**Học viên**

**Trần Văn Dũng**

## LỜI CẢM ƠN

Sau thời gian nghiên cứu, làm việc khẩn trương và được sự hướng dẫn tận tình giúp đỡ của thầy giáo **TS. Đào Huy Du**, luận văn tốt nghiệp với đề tài: **“Một phương pháp thiết kế bộ lọc số bậc thấp”** đã được hoàn thành.

Tôi xin bày tỏ lòng biết ơn sâu sắc tới:

Thầy giáo hướng dẫn **TS. Đào Huy Du** đã tận tình chỉ dẫn, giúp đỡ tôi hoàn thành luận văn.

Các thầy cô giáo Trường Đại học kỹ thuật công nghiệp Thái Nguyên và các bạn bè đồng nghiệp, đã quan tâm động viên, giúp đỡ tôi trong suốt quá trình học tập để hoàn thành luận văn này.

Mặc dù đã cố gắng hết sức, song do điều kiện thời gian và kinh nghiệm thực tế của bản thân còn ít, cho nên đề tài không thể tránh khỏi thiếu sót. Vì vậy, tôi mong nhận được sự đóng góp ý kiến của các thầy giáo, cô giáo và các bạn bè đồng nghiệp.

**Tôi xin chân thành cảm ơn!**

*Thái Nguyên, ngày    tháng    năm 2017*

**Học viên**

**Trần Văn Dũng**

## MỤC LỤC

LỜI CAM ĐOAN .....	I
LỜI CẢM ƠN .....	IV
MỤC LỤC .....	V
DANH MỤC CÁC TỪ VIẾT TẮT .....	VII
DANH MỤC CÁC BẢNG BIỂU .....	VIII
DANH MỤC CÁC HÌNH VẼ .....	IX
LỜI NÓI ĐẦU .....	X
CHƯƠNG 1: TỔNG QUAN VỀ BỘ LỌC SỐ .....	1
1.1. Giới thiệu về bộ lọc số .....	1
1.2. Các loại bộ lọc số .....	2
1.3. Các chỉ tiêu thiết kế của bộ lọc số .....	3
1.4. Tổng hợp bộ lọc số IIR .....	4
1.4.1. Nguyên lý chung .....	4
1.4.2. Phương pháp bất biến xung .....	6
1.4.3. Phương pháp biến đổi song tuyến .....	9
1.4.4. Phương pháp tương đương vi phân .....	10
1.4.5. Phương pháp biến đổi z tương ứng .....	12
1.4.6. Bộ lọc tương tự Butterworth .....	13
1.4.7. Bộ lọc tương tự Chebyshev .....	14
1.4.8. Bộ lọc tương tự Elip (Cauer) .....	17
1.5. Kết luận chương .....	18
CHƯƠNG 2: PHƯƠNG PHÁP CẮT GIẢM CÂN BẰNG .....	20
CHO HỆ TUYẾN TÍNH .....	20
2.1. Giới thiệu .....	20
2.2. Phát biểu bài toán giảm bậc mô hình .....	20
2.3. Gramian điều khiển và quan sát được .....	20

2.3.1. Sự liên quan giữa mô hình (F, G, C) và thành phần của $e^{At}B$ , $e^{A^T}CT$ .....	21
2.3.2. Thành phần chính của $e^{At}B$ , $e^{A^T}CT$ .....	23
2.3.3. Giá trị tọa độ không đổi – Dạng bậc 2 .....	24
2.3.4. Mô hình cân bằng động học nội cân bằng và chuẩn hóa .....	26
2.3.5. Các tính chất của ổn định tiệm cận, mô hình cân bằng nội .....	27
2.3.6. Tiên đề của giảm bậc mô hình .....	29
<b>2.4. Phương pháp cắt giảm cân bằng.....</b>	<b>30</b>
<b>2.5. Một vài ví dụ về giảm bậc theo phương pháp cân bằng nội .....</b>	<b>32</b>
<b>2.6. Kết luận chương .....</b>	<b>46</b>
<b>CHƯƠNG 3: ỨNG DỤNG THUẬT TOÁN GIẢM BẬC MÔ HÌNH CHO BÀI TOÁN TỔNG HỢP BỘ LỌC SỐ IIR.....</b>	<b>47</b>
<b>3.1. Thiết kế bộ lọc số từ bộ lọc tương tự Butterworth.....</b>	<b>47</b>
<b>3.2. Ứng dụng thuật toán giảm bậc mô hình thiết kế bộ lọc số IIR.....</b>	<b>50</b>
<b>3.3. Kết luận chương .....</b>	<b>58</b>
<b>KẾT LUẬN VÀ KIẾN NGHỊ .....</b>	<b>59</b>
<b>TÀI LIỆU THAM KHẢO .....</b>	<b>60</b>
<b>PHỤ LỤC.....</b>	<b>61</b>

## DANH MỤC CÁC TỪ VIẾT TẮT

Từ viết tắt	Tên tiếng anh	Tên tiếng Việt
ADC	Analog to Digital Converter	Bộ chuyển đổi tương tự sang số
DF	Digital Filter	Bộ lọc số
DAC	Digital to Analog Converter	Bộ chuyển đổi số sang tương tự
FIR	Finite Impulse Response	Đáp ứng xung có chiều dài hữu hạn
IIR	Infinite Impulse Response	Đáp ứng xung có chiều dài vô hạn

## DANH MỤC CÁC BẢNG BIỂU

Bảng 2.1: Tham số của các hệ giảm bậc trong mô hình không gian trạng thái và mô hình hàm truyền của các hệ giảm bậc .....	35
Bảng 2.2: Tham số của các hệ giảm bậc trong mô hình không gian trạng thái và mô hình hàm truyền của các hệ giảm bậc .....	40
Bảng 2.3: Mô hình không gian trạng thái và mô hình hàm truyền .....	44
của các hệ giảm bậc.....	44
Bảng 3.1: Kết quả giảm bậc hàm truyền $H(s)$ theo thuật toán cân bằng nội .....	56
Bảng 3.2: Sai số giữa hàm truyền gốc với các hàm giảm bậc .....	57



## DANH MỤC CÁC HÌNH VẼ

Hình 1.1: Sơ đồ khối của hệ thống lọc số .....	1
Hình 1.2: Đáp ứng biên độ của bộ lọc số thông thấp.....	3
Hình 1.3: Sự ánh xạ $z = e^{sT}$ của khoảng $2\pi/T$ (với $\sigma < 0$ ) trong mặt phẳng $s$ lên các điểm trong đường tròn đơn vị thuộc mặt phẳng $z$ .....	7
Hình 1.4: Ánh xạ $s = (1 - z^{-1})/T$ biến LHP trong mặt phẳng $s$ thành các điểm nằm bên trong đường tròn bán kính $1/2$ và tâm $1/2$ trong mặt phẳng $z$ .....	11
Hình 1.5: Đáp ứng biên độ tần số của bộ lọc Butterworth.....	14
Hình 1.6: Đáp ứng biên độ tần số bộ lọc Chebyshev.....	16
Hình 1.7: Đáp ứng biên độ tần số của bộ lọc Chebyshev II .....	16
Hình 2.1: Sơ đồ mô phỏng hệ gốc và các hệ giảm bậc trong Simulink.....	36
Hình 2.2: Đáp ứng bước nhảy hệ gốc và các hệ giảm bậc.....	36
Hình 2.3: Đặc tính tần số hệ gốc và hệ giảm bậc.....	37
Hình 2.4: Sơ đồ mô phỏng hệ gốc và các hệ giảm bậc trong Simulink.....	41
Hình 2.5: Đáp ứng bước nhảy hệ gốc và các hệ giảm bậc.....	42
Hình 2.6: Đặc tính tần số hệ gốc và các hệ giảm bậc .....	42
Hình 2.7: Sơ đồ mô phỏng hệ gốc và các hệ giảm bậc trong Simulink.....	45
Hình 2.8: Đáp ứng $h(t)$ hệ gốc và các hệ giảm bậc .....	45
Hình 2.9: Đặc tính biên tần hệ gốc và hệ giảm bậc .....	46
Hình 3.1: Đặc tính biên tần, pha của hệ gốc và hệ giảm bậc .....	58

## LỜI NÓI ĐẦU

### **Đặt vấn đề**

Trong những năm gần đây, sự phát triển mạnh mẽ của mạng viễn thông luôn đi kèm với việc số hóa các thiết bị điện tử - viễn thông. Việc số hóa này đã và đang được phát triển rất mạnh mẽ trên toàn thế giới cũng như ở Việt Nam. Các thiết bị được số hóa có mặt khắp nơi từ các thiết bị điện tử gia dụng, các thiết bị xử lý thông tin và truyền thông và các thiết bị trong lĩnh vực y học, ... đến cả các thiết bị xử lý tín hiệu trong lĩnh vực hàng không và vũ trụ.

Bài toán lọc số là một vấn đề rất quan trọng trong lĩnh vực kỹ thuật điện – điện tử, truyền thông và công nghệ thông tin. Đặc biệt với sự phát triển bùng nổ của mạng viễn thông như ngày nay thì bài toán thiết kế bộ lọc để đáp ứng được các yêu cầu của hệ thống lại càng khó khăn hơn. Để bộ lọc làm việc hiệu quả thì khi thiết kế bộ lọc phải đưa đáp ứng tần số và đáp ứng xung về gần với bộ lọc lý tưởng (bậc của bộ lọc sẽ rất lớn). Và do đó việc tính toán bộ lọc sẽ mất nhiều thời gian, yêu cầu dung lượng bộ nhớ phải lớn và dẫn đến việc thiết kế mạch điện tử là rất phức tạp. Bài toán được đặt ra là làm thế nào để giảm được thời gian tính toán, thiết kế các mạch điện tử dễ dàng hơn?

Do đó tôi đã chọn đề tài: ***“Một phương pháp thiết kế bộ lọc số bậc thấp”*** với mong muốn giải quyết được các yêu cầu ở trên.

### **Mục tiêu nghiên cứu**

Tìm hiểu thuật toán giảm bậc mô hình theo phương cân bằng nội và ứng dụng cho bài toán thiết kế bộ lọc số bậc thấp.

### **Nội dung nghiên cứu**

Tổng quan về bộ lọc số.

Phương pháp cắt giảm cân bằng cho hệ tuyến tính.

Ứng dụng thuật toán giảm bậc mô hình cho bài toán tổng hợp bộ lọc số IIR.

### **Đối tượng và phạm vi nghiên cứu**